

# TRANSISTORS NMOS i PMOS: CARACTERITZACIÓ I PORTA NOT

## Abans d'anar al laboratori

- 1 - Estudieu l'apartat 1 sobre el fonament teòric d'aquesta pràctica.
- 2 - Resoleu l'exercici previ plantejat a l'apartat 2. La resolució l'haureu de lliurar al professor del laboratori a l'inici de la pràctica.
- 3 - Llegiu els apèndixs B i C sobre el funcionament del polímetre i l'oscil·loscopi.

## Objectius:

- a) Determinar els paràmetres característics d'un transistor NMOS.
- b) Construcció d'un inversor CMOS.

## 1. Fonament teòric

### 1.1 Transistors NMOS i PMOS

Un transistor és un dispositiu semiconductor, amb el que es produeix un senyal de sortida en resposta a un d'entrada, que s'utilitza com a **commutador** i amplificador. Pel seu baix consum, petites dimensions i simplicitat de fabricació, el **MOSFET** (Metal Oxide Semiconductor Field Effect Transistor) **d'enriquiment de canal** és el tipus de transistor més utilitzat en circuits de memòria i lògica digital. Va ser inventat per Julius Edgar Lilienfeld, que el patentà l'any 1926. Tanmateix, malgrat les importants contribucions de científics de la talla del premi Nobel William Shockley, es van haver d'esperar més de 30 anys perquè l'invent fos realitzable. Concretament, el primer MOSFET va ser construït el 1959 per Dawon Kahng i Martin M. (John) Atalla als laboratoris Bell.

Com es pot veure a la figura 1 un MOSFET d'enriquiment de canal consisteix en un substrat de material semiconductor lleugerament dopat (tipus "p" o "n") on, utilitzant tècniques de difusió d'impureses, s'han creat

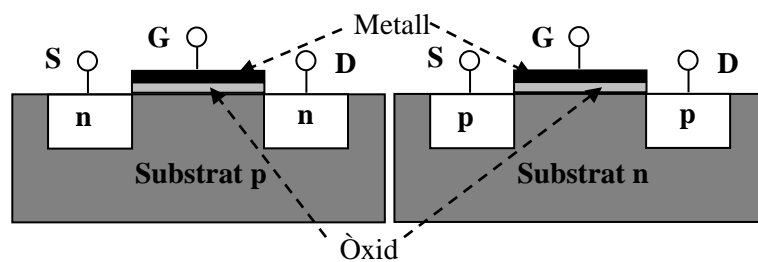


Figura 1

dues zones o illes (**Font S** i **Drenador D**) fortament dopades i de tipus diferent a la del substrat (és a dir "n" o "p"). Per sobre de l'espai entre les illes s'afegeix una superfície aïllant d'òxid, que es culmina amb una capa metàl·lica (**Porta G**). Depenent del tipus de dopatge els MOSFET es classifiquen en **NMOS** (substrat tipus "p" i illes tipus "n") i **PMOS** (substrat tipus "n" i illes tipus "p"). Com el substrat, que generalment està al mateix potencial que la font, té una gran resistivitat, la **conducció** entre les dues illes només és possible si, a més d'establir una diferència de potencial entre S i D ( $V_{DS}$ ), entre G i S s'aplica una tensió ( $V_{GS}$ ) superior a un valor **llindar**  $V_T$ . D'aquesta forma

sota la porta (G) es crea un **camp elèctric** prou intens perquè alguns portadors minoritaris del substrat, i d'altres provinents de les illes, s'acumulin en aquesta regió i es creï una **zona d'inversió** o canal (tipus **n** o **p**, veure figura 2), on apareixerà un corrent elèctric. A diferència dels BJT (Bipolar Junction Transistor), els MOSFET són transistors **unipolars**, ja que el corrent és degut a un sol tipus de portador: electrons pel cas dels NMOS i forats pels PMOS.

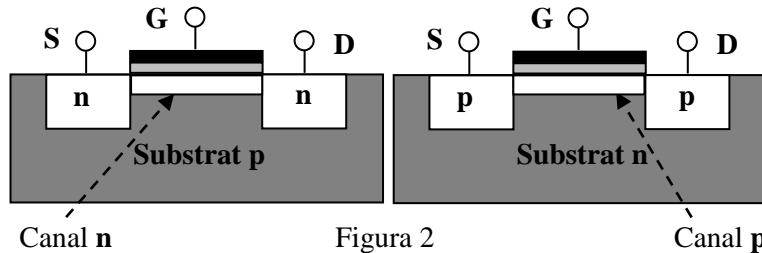


Figura 2

A la figura 3 es mostra l'esquema d'un circuit amb un **NMOS** en la **configuració en font comuna**, una resistència  $R_D$  i dues fonts de tensió de fem  $V_{DD}$  i  $V_{GS}$ , polaritzades de manera que  $V_{GS} > 0$  i  $V_{DS} > 0$ . Si  $V_{GS} < V_T$ , no es crea el mínim canal perquè hi hagi un corrent, malgrat que  $V_{DS} > 0$ , i es diu que el NMOS està en la **zona de tall** (cas "a" de la figura 4). Si  $V_{GS} > V_T$  i  $V_{DS} > 0$  (però no gaire gran) el transistor condueix, la intensitat  $I_D$  que circula per  $R_D$  augmenta amb  $V_{DS}$ , el NMOS es comporta com una resistència i es diu que està a la **zona òhmica** (cas "d" de la figura 4). Si  $V_{GS} > V_T$  i  $V_{DS} > 0$ , i respecte el cas anterior  $V_{DS}$  **continua augmentant**, molts dels electrons del canal n aniran directament al drenador i en aquesta regió el canal s'anirà estrenyent. Per tensions prou altes el canal no arribarà al drenador (cas "b" de la figura 4); de manera que per molt que augmenti  $V_{DS}$ , la intensitat es mantindrà constant, i es diu que el transistor està a la **zona de saturació**. En la situació límit (cas "c" de la figura 4) el canal queda escanyat en D i  $V_{GD} = V_T$ . Per tant,  $V_{DS} = V_{GS} - V_{GD} = V_{GS} - V_T$ , que és la **condició de saturació mínima**, que marca la **frontera entre les zones òhmica i saturació**. En resum:

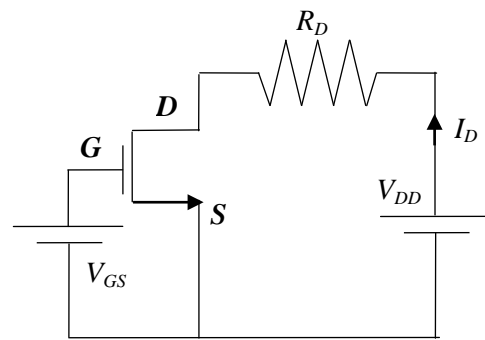


Figura 3

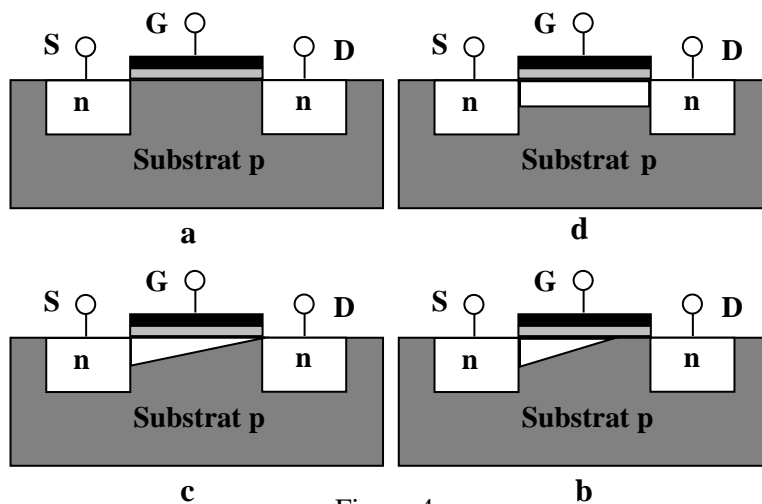


Figura 4

- 1) Si  $V_{GS} < V_T$  el NMOS està en **tall** i  $I_D = 0$ .
- 2) Si  $V_{GS} > V_T$  i  $V_{DS} < V_{GS} - V_T$ , el NMOS està en **òhmica** i

$$I_D = \beta[(V_{GS} - V_T)V_{DS} - V_{DS}^2/2], \tag{1}$$

on  $\beta$  és un **paràmetre característic** del transistor, que s'expressa en  $A/V^2$  i que depèn de la longitud i de l'amplada del canal, de la constant dielèctrica del substrat i de la mobilitat dels electrons (forats en el cas del PMOS). Com la intensitat augmenta amb la tensió  $V_{DS}$ , es pot definir una resistència del canal entre drenador i font  $r_{DS}$ :

$$r_{DS} = V_{DS}/I_D. \tag{2}$$

3) Si  $V_{GS} > V_T$  i  $V_{DS} > V_{GS} - V_T$ , el NMOS està en **saturació** i:

$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2. \tag{3}$$

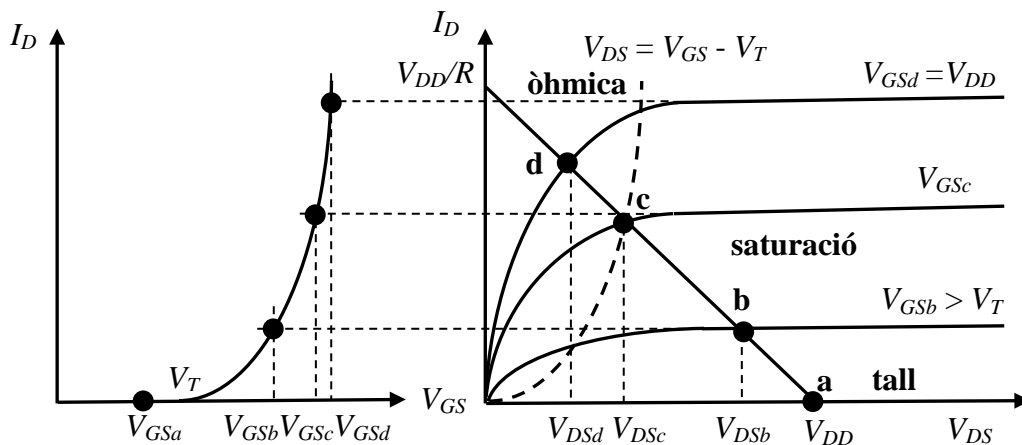


Figura 5

A la figura 5 es mostra la **corba característica ( $V_{GS}, I_D$ ) en saturació**, que és una paràbola amb vèrtex en  $V_T$ , que representa la intensitat de drenador en funció de la tensió  $V_{GS}$ , quan el transistor està en saturació. A la figura també s'indiquen 4 punts amb valors de la tensió porta-font:  $V_{GS} = V_{GSa} < V_T$ ,  $V_{GSb}$ ,  $V_{GSc}$  i  $V_{GSd} = V_{DD}$ , que representen les situacions descrites a la Figura 4. A la Figura 5 també es mostra la **corba característica ( $V_{DS}, I_D$ )**, on s'ha afegit la corba ( $V_{GS}, I_D$ ) desplaçada  $V_T$ , que marca la frontera entre les zones òhmica ( $V_{DS} < V_{GS} - V_T$ ) i saturació ( $V_{DS} > V_{GS} - V_T$ ). S'observa que en **saturació  $I_D$  és constant** (fórmula 3), i que en **òhmica  $I_D$  augmenta** amb  $V_{DS}$  (fórmula 1). També s'ha representat la **recta de càrrega**:

$$I_D = V_{DD}/R_D - V_{DS}/R_D, \tag{4}$$

que resulta d'aplicar la segona llei de Kirchoff a la malla de la dreta del circuit de la Figura 3, amb una font de tensió de fem  $V_{DD}$  i una residència  $R_D$ . **Les interseccions** entre la **recta de càrrega** i les corbes característiques ( $V_{DS}, I_D$ ), pels diferents valors de  $V_{GS}$  defineixen els **punts de treball** del transistor. El resultat de combinar les dues corbes de la figura 5, a fi d'analitzar el comportament de la tensió de sortida  $V_{DS}$  en funció de la d'entrada  $V_{GS}$ , és la **característica de transferència ( $V_{GS}, V_{DS}$ )**, que es mostra a la Figura 6. Com es pot

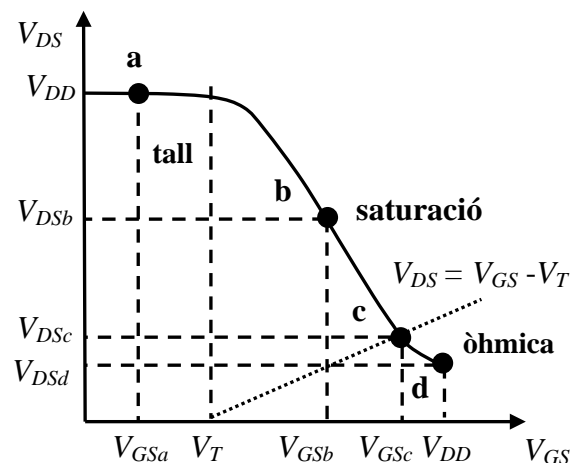


Figura 6

observar, a la regió de tall ( $V_{GS} < V_T$ ) el NMOS no condueix i  $V_{DS} = V_{DD}$ . Quan està en saturació  $V_{DS}$  disminueix a mesura que  $V_{GS}$  augmenta, essent aquesta disminució menor a la regió òhmica. Aquest canvi de comportament queda reflectit a la figura amb un punt d'inflexió, quan la corba interseca amb la recta  $V_{DS} = V_{GS} - V_T$ , que separa les zones de saturació i òhmica. El **NMOS** es pot utilitzar com a dispositiu amplificador quan treballa en saturació, i com a **inversor** si ho fa en tall ( $V_{GS} = 0$ ) i òhmica ( $V_{GS} = V_{DD}$ ). Tanmateix, com s'indica a la figura (punt d), el fet de que  $V_{DS}$  no s'anul·li quan  $V_{GS} = V_{DD}$ , **limita l'eficiència dels NMOS com a dispositius inversors**.

A la figura 7 es mostra l'esquema d'un circuit amb un transistor **PMOS** en la configuració en font comuna. El funcionament és igual al d'un NMOS, però amb valors negatius per les tensions:  $V_{GS}$ ,  $V_{DS}$  i  $V_T$ . Així, doncs, les corbes característiques per aquests transistors són com les que s'indiquen a les figures 5 i 6, però amb  $V_{SG}$  i  $V_{SD}$  enlloc de  $V_{GS}$  i  $V_{DS}$ .

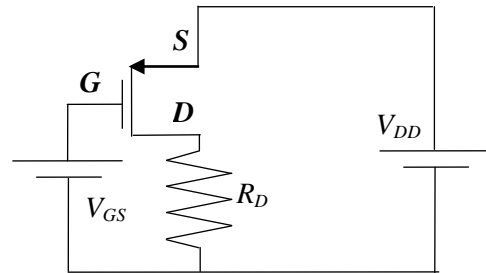


Figura 7

### 1.2 Inversor CMOS

La Complementary Metall Oxide Semiconductor (**CMOS**) és una tecnologia per construir circuits integrats basada en l'ús de transistors **NMOS** i **PMOS**. Va ser patentada per Frank Wanlass el 1967, i degut a la facilitat de miniaturització, alta immunitat al soroll i baix consum, s'utilitza per fabricar microprocessadors, microcontroladors, memòries SRAM, circuits de lògica digital, etc. A la figura 8 es mostra l'esquema d'un inversor CMOS. Està format per un NMOS i un PMOS amb les portes ( $G_P$  i  $G_N$ ) i els drenadors ( $D_P$  i  $D_N$ ) connectats. Prenent com a referència la font del NMOS ( $S_N$ ), la font del PMOS ( $S_P$ ) està a un potencial  $V_{DD}$ , el senyal d'entrada, que s'introdueix per les portes, a  $V_{IN}$ , i el de sortida, que es recull als drenadors, a  $V_{OUT}$ . Si varia  $V_{IN}$  s'observa:

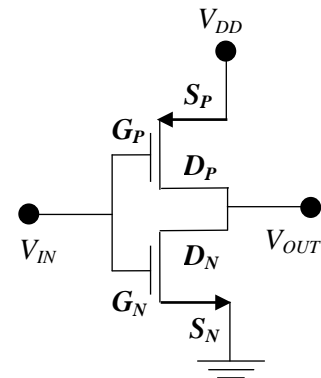


Figura 8

- 1) Si  $V_{IN} = 0$ , per una banda  $V_{GNSN} = 0$ , el **NMOS està en tall** i  $I_D = 0$ . D'altra banda,  $V_{SPGP} = V_{DD}$  i el PMOS està en òhmica. Com  $I_D = 0$ ,  $V_{OUT} = V_{DD}$ .
- 2) Si  $V_{IN} = V_{DD}$ , per una banda  $V_{GNSN} = V_{DD}$ , i el NMOS està en òhmica. D'altra banda,  $V_{SPGP} = 0$ , el **PMOS està en tall** i  $I_D = 0$ . Per tant,  $V_{OUT} = 0$ .

La **característica de transferència** del inversor es mostra a la figura 9. La regió I correspon a  $V_{IN} < V_{TN}$ , on el NMOS està en tall ( $V_{TN}$  és la seva tensió de tall) i el PMOS en òhmica. A la regió II  $V_{IN} > V_{TN}$ , el NMOS està en saturació i el PMOS en òhmica. A la

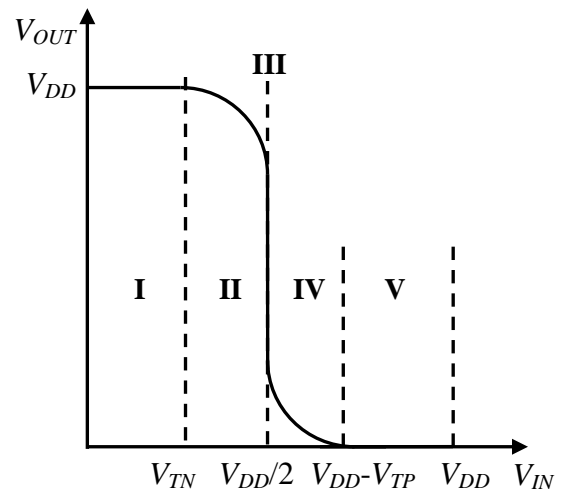


Figura 9

regió III els dos transistors estan en saturació,  $V_{IN} = V_{DD}/2$  i  $V_{OUT}$  disminueix de forma abrupta. A la regió IV es verifica  $V_{DD}/2 < V_{IN} < V_{DD}-V_{TP}$ , el NMOS està en òhmica i el PMOS en saturació ( $V_{TP}$  és la tensió de tall del PMOS). A la regió V es compleix que  $V_{IN} > V_{DD}-V_{TP}$ , el NMOS està en òhmica i el PMOS en tall. Respecte el NMOS, com que a partir de  $V_{IN} = V_{DD}-V_{TP}$  tan la intensitat com  $V_{OUT}$  s'anul·len, i per  $V_{IN} < V_{IN}$  la intensitat es nul·la i  $V_{OUT} = V_{DD}$ , l'inversor CMOS és un dispositiu ideal per ser utilitzat com a **commutador**. A més, en aquestes situacions, **no es dissipa energia per efecte Joule**.

## 2. Exercici Previ: Determinació dels paràmetres característics d'un NMOS

En un circuit, com el que es mostra a la figura 3, amb un transistor NMOS connectat a una resistència de 1 k $\Omega$  en una configuració en font comuna, s'estudia la dependència de  $I_D$  en funció de  $V_{GS}$ . A la taula adjunta es recullen els valors de les intensitats (mA) i les tensions mesurades amb un amperímetre i un voltímetre quan el transistor està **en saturació**. La relació entre  $I_D$  i  $V_{GS}$  en aquest règim ve donada per la fórmula 3. Per tant, si ajustem els punts a aquesta equació es podran trobar els valors de  $V_T$  i  $\beta$ . Observeu, però, que si fem l'arrel quadrada de 2 vegades aquesta fórmula, tenim:  $\sqrt{2I_D} = \sqrt{\beta}V_{GS} - \sqrt{\beta}V_T$ , que és l'equació d'una recta de pendent  $a = \sqrt{\beta}$  i terme independent  $b = -\sqrt{\beta}V_T$ . Per tant, en primer lloc calculeu  $\sqrt{2I_D}$  i representeu gràficament  $(V_{GS}, \sqrt{2I_D})$ . Tot seguit, feu una regressió lineal (veure pràctica 0, i si teniu l'Excel, aplicant la metodologia que s'indica a l'apèndix D) i **determineu els valors de a, b i el coeficient de correlació r** de l'ajust. Finalment, a partir de  $a$  i  $b$  calculeu la tensió de tall  $V_T = -b/a$  i el paràmetre  $\beta = a^2$ .

$V_{GS}$	$I_D$
1.6	0.03
1.8	0.08
2	0.19
2.2	0.38
2.4	0.52
2.6	0.72
2.8	1.07
3	1.29
3.2	1.56
3.4	1.88
3.6	2.21
3.8	2.61

## 3. Procediment de mesura

### 3.1 Comproveu que en el lloc de treball teniu:

- 1 circuit integrat CD4007UBE.
- 1 resistència de 1 k $\Omega$ .
- 2 font de tensió contínua.
- 2 polímetres.
- 1 tauler de connexions.
- 6 cables de connexió banana-banana.
- 1 generador de funcions.
- 1 oscil·loscopi de doble canal.
- 1 cable BNC-BNC.
- 2 cables BNC-banana.
- 1 connector BNC en forma de T.

### 3.2 Comprovació del bon estat dels fils de connexió i mesura de la resistència

1. Comproveu que tots els **cables de connexió** estan en bon estat. Per això feu funcionar un dels polímetres com a **ohmímetre** i, en l'escala amb més resolució, mesureu la

resistència de cada cable. Si és més gran que  $1 \Omega$  o varia quan sacsegem el cable, aquest està en mal estat i cal canviar-lo.

2. Mesureu el valor real de la **resistència** connectant-la directament al polímetre funcionant com a **ohmímetre**.

### 3.3 Determinació dels paràmetres característics d'un NMOS

A la figura 10 es mostra l'esquema del **circuit integrat CD4007**. Aquest està format per 3 NMOS i 3 PMOS, que es poden activar mitjançant 14 terminals. En aquesta pràctica només s'han activat els corresponents als PMOS i NMOS de l'esquerra (P1 i N1). Per aquest motiu a la capsula, on s'ha encabit el circuit integrat (Figura 11), només hi ha cinc terminals, que d'acord amb la figura 10, corresponen a: 6 (porta comuna dels N1 i P1), 7 (font del N1) i 8 (drenador del N1), 14 (font del P1) i 13 (drenador del P1).

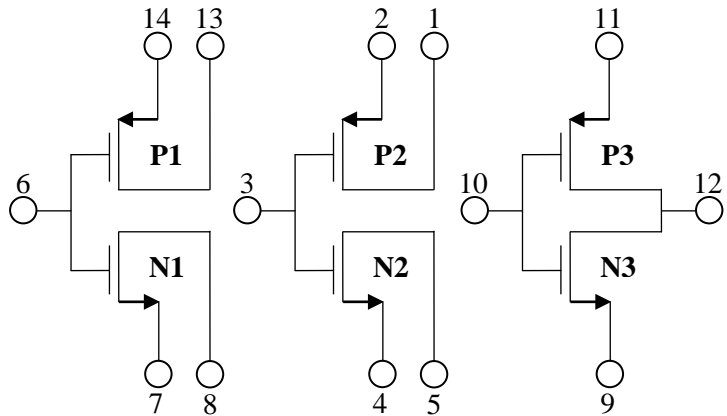


Figura 10

1. Poseu en marxa les **dues fonts de tensió contínua** i apliqueu un voltatge de **5 V** a una i **0** a l'altra. **No apliqueu una tensió superior a 5 V, ja que podríeu malmetre el circuit integrat.** Mesureu la tensió de la primera font, que serà la tensió  $V_{DD} = 5 \text{ V}$  de la font de tensió de la figura 3, amb un **voltímetre** per a corrent continu (amb el selector del PROMAX a la posició  $V_{\pm}$  o el del METRIX a la de  $V_{DC}$ ). **No modifiqueu aquest valor en tota la pràctica.**

2. Munteu el circuit de la figura 12 en el tauler de connexions utilitzant la resistència de  $1 \text{ k}\Omega$  i el NMOS del circuit integrat. Deixeu espai per poder connectar un amperímetre. **És aconsellable que feu servir la cara amb les cel·les en forma de quadrat de 9 contactes.** Connecteu la font de tensió contínua que està a  $5 \text{ V}$  a la font del NMOS (born negatiu) i la resistència (born positiu), i l'altra font de tensió a la porta (born positiu) i la font del NMOS (born negatiu) amb cables banana-banana. Com s'indica a l'Apèndix B,

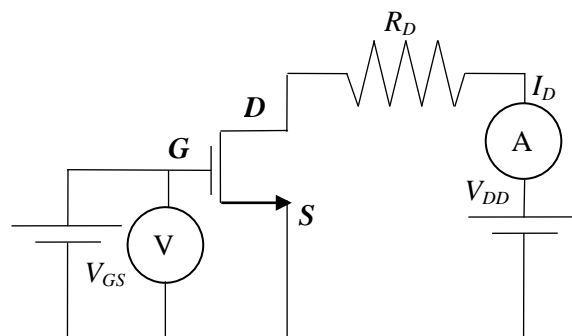


Figura 12

connecteu un dels polímetres, funcionant com a **voltímetre** per a corrent continu, per mesurar la diferència de potencial  $V_{GS}$  entre la porta i la font (amb el selector del PROMAX a la posició  $V_{\pm}$  o el del METRIX a la de  $V_{DC}$ ). Connecteu l'altre polímetre,

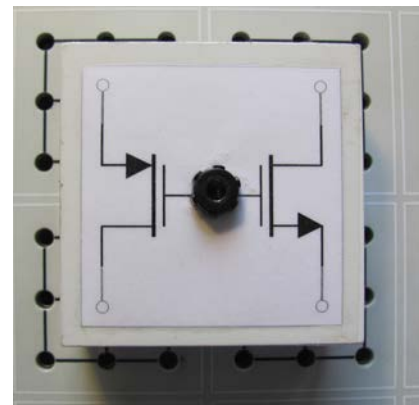


Figura 11

funcionant com a **amperímetre** per a corrent continu, per mesurar la intensitat  $I_D$  (en l'escala de fins a 4 mA en el model PROMAX, o a la posició de  $\mu\text{AmADC}$  en el METRIX).

3. **Varieu** el voltatge de la font de tensió contínua connectada a la porta entre **0 i 5 V en intervals de 0.2 V**, i mesureu simultàniament  $V_{GS}$  i  $I_D$ . **No apliqueu una tensió superior a 5 V, ja que podríeu malmetre el circuit integrat.** Engegueu l'ordinador que teniu al lloc de treball, obriu el programa Excel, i a les columnes A i B introduïu els valors de  $V_{GS}$  i  $I_D$  que aneu mesurant. Si utilitzeu els amperímetres METRIX tingueu en compte que tenen molta resolució. A efectes pràctics, però, considereu com a nul·les intensitats inferiors a  $1 \mu\text{A}$ .

4. Un cop acabeu el procés de mesura, representeu gràficament amb l'Excel ( $V_{GS}, I_D$ ). Obtindreu una imatge semblant a la de la figura 13. Si la compareu amb la corba característica en saturació de la figura 5 (imatge de l'esquerra), podreu identificar les tres zones de treball: **tall** ( $I_D$  és nul·la o menor que  $1 \mu\text{A}$ ), **saturació** (els punts s'ajusten a la funció parabòlica de la fórmula 3) i **òhmica** (els punts no verifiquen la fórmula 3).

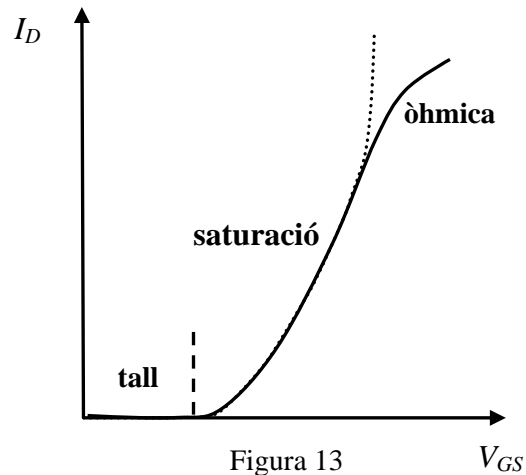


Figura 13

5. Observeu que si fem l'arrel quadrada de 2 vegades la fórmula 3, tenim:

$$\sqrt{2I_D} = \sqrt{\beta}V_{GS} - \sqrt{\beta}V_T, \quad (5)$$

que és l'equació d'una recta de pendent  $a = \sqrt{\beta}$  i terme independent  $b = -\sqrt{\beta}V_T$ .

6. Obriu una nova columna amb l'Excel, que calculi  $\sqrt{2I_D}$  pel conjunt de punts que considereu que estan a la zona de saturació. Representeu gràficament ( $V_{GS}, \sqrt{2I_D}$ ), i feu una regressió lineal aplicant la metodologia que s'indica a l'apèndix D. **Determineu els valors de a, b i el coeficient de correlació r** de l'ajust. A partir de a i b calculeu la tensió de tall  $V_T^{aj} = -b/a$  i el paràmetre  $\beta = a^2$ .

7. Torneu a posar la font de tensió connectada a la porta a 0 V, i aneu augmentant paulatinament el voltatge fins que la **intensitat sigui de  $1 \mu\text{A}$** . La tensió mesurada amb el voltímetre serà el **valor experimental de la tensió de tall  $V_T^{exp}$** . Compareu aquest valor amb  $V_T^{aj}$ .

8. Obriu una nova columna al full Excel que calculi la tensió drenador-font  $V_{DS}$  a partir de la fórmula 4:  $V_{DS} = V_{DD} - R_D I_D$ . Dibuixeu amb l'Excel ( $V_{GS}, V_{DS}$ ), i compareu la gràfica amb la **característica de transferència** de la figura 6. Observeu com  $V_{DS} > 0$  per  $V_{GS} = 5 \text{ V}$ .

9. **Ompliu la taula** del full de pràctiques amb els resultats corresponents als valors de  $V_{GS} = 1, 2, 3, 4$  i  $5 \text{ V}$ . A partir de la relació entre  $V_{DS}$  i  $V_{GS} - V_T^{ex}$  indiqueu, per cada cas, en quina **zona treballa el transistor**. Recordeu que si  $V_{DS} > (V_{GS} - V_T)$  està en saturació i si  $V_{DS} < (V_{GS} - V_T)$  està en òhmica. Calculeu la **resistència** del canal drenador-font  $r_{DS} = V_{DS}/I_D$  per  $V_{GS} = 4$  i  $5 \text{ V}$ . Observeu com la resistència disminueix quan augmenta  $V_{GS}$ .

### 3.4 Visualització de la característica de transferència d'un NMOS

En aquesta part de la pràctica visualitzarem la característica de transferència del NMOS amb l'oscil·loscopi, un generador de funcions i una font de tensió contínua. En primer lloc generarem **un senyal altern de valor mitjà no nul**. Per això:

1. Endol·leu el connector BNC en forma de T a la sortida de  $50\ \Omega$  del generador de funcions. Connecteu una de les potes de la T al canal I de l'oscil·loscopi amb un cable BNC-BNC. Poseu en marxa el generador de funcions i l'oscil·loscopi. Comproveu que tots els botons de l'oscil·loscopi no estan pitjats i que els diferents controls del generador de funcions, com el DC OFFSET i el SYM, estan en posició OFF. Feu que l'oscil·loscopi treballi en el **canal I** amb una base de temps de **0.5 ms/div** i un coeficient de deflexió de **1 V/div**. Activeu el botó de terra de l'oscil·loscopi GND (o GD) i moveu els controls POSITION 1 (o Y-POS. I) i X-POSITION (X-POS.) de manera que la línia horitzontal que apareix a la pantalla estigui a la divisió més inferior. Aquest, per tant, serà l'origen del canal I. Desactiveu el botó GND i **activeu el mode DC**.

2. Apliqueu al generador de funcions un senyal triangular de **500 Hz** i moveu els controls **AMPLITUDE** i **DC OFFSET**, afegint un **senyal** continu **positiu**, de forma que a la pantalla de l'oscil·loscopi aparegui un **senyal triangular que oscil·li entre 0 i 5 V**, respecte l'origen. **No modifiquem aquest valor en tota la pràctica.**

Tot seguit visualitzarem la **característica de transferència**. Per això:

3. Munteu el circuit de la figura 14 en el tauler de connexions utilitzant la resistència de  $1\ \text{k}\Omega$  i el NMOS del circuit integrat. Connecteu la font de tensió contínua que està a  $5\ \text{V}$  a la font del NMOS (born negatiu) i la resistència (born positiu) amb dos cables banana-banana. Connecteu el generador de funcions a la porta i la font, utilitzant un cable BNC-banana, endollant la part BNC a l'altra pota de la T, la banana vermella a la porta i la negra a la font del NMOS. La sortida es visualitzarà al **canal II** de l'oscil·loscopi. Per això utilitzareu un altre cable BNC-banana amb la part BNC endollada al canal II, la banana negra a la font i la vermella al drenador. Activeu el **mode DC del canal II**. Poseu els coeficients de deflexió dels dos canals a **1 V/div**. Observeu que si premeu el botó **DUAL** de l'oscil·loscopi, i moveu el control Y-POS. II (POSITION 2), apareix el senyal de sortida invertit respecte el de l'entrada.

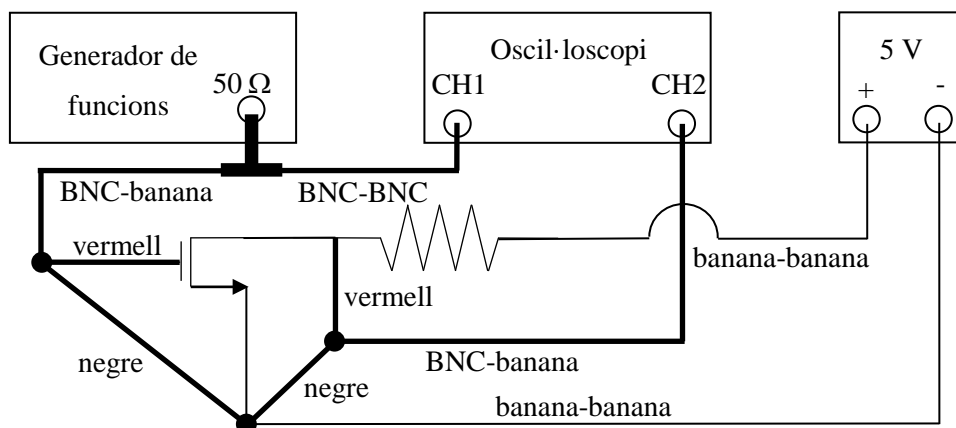


Figura 14

4. Premeu el botó **X-Y (XY)** de l'oscil·loscopi. A la pantalla veureu la característica de transferència ( $V_{GS}, V_{DS}$ ). Premeu els botons GND (GD) dels dos canals i, amb els controls POSITION 2 (o Y-POS. II) i X-POSITION (X-POS.), moveu el punt que



apareix a la pantalla al lloc que considereu més convenient per fer les mesures. Aquest serà l'origen respecte el que es faran les mesures de les tensions. Desactiveu els controls GND (GD) d'ambdós canals.

5. Compareu el resultat que s'observa a la pantalla de l'oscil·loscopi amb el que heu determinat anteriorment amb l'Excel.

### 3.5 Visualització de la característica de transferència d'un inversor CMOS

Respecte el muntatge de l'apartat anterior es substituirà la resistència per un PMOS.

1. Tenint en compte els esquemes de les figures 8, 10 i 14, traieu la resistència i connecteu el born positiu de la font de tensió contínua que està a 5 V a la font del PMOS (terminal 14). Uniu els drenadors dels NMOS i el PMOS (terminals 8 i 13) amb un cable banana-banana,

2. Si desactiveu el botó X-Y i premeu el botó DUAL de l'oscil·loscopi, veureu com el senyal de sortida està invertit respecte el d'entrada. Observeu com aquesta **inversió és més eficient** que l'obtinguda anteriorment amb el NMOS.

3. Premeu el botó **X-Y** de l'oscil·loscopi. A la pantalla veureu una imatge semblant a la de la figura 9. Premeu els botons GND dels dos canals i, amb els controls POSITION 2 (o Y-POS. II) i X-POSITION (X-POS.), moveu el punt que apareix a la pantalla al lloc que considereu més convenient per fer les mesures. Aquest serà el nou origen respecte el que farem les mesures de les tensions. Desactiveu els controls GND. Observeu com la funció decau ràpidament per  $V_{IN}=V_{DD}/2$ . Determineu el valor de  $V_{IN}$  pel que  $V_{OUT}$  s'anul·la i **calculeu** el valor de la tensió de tall del PMOS  $V_{TP}$ , a partir de la relació:  $V_{TP} = V_{DD} - V_{IN}$ .

### 3.6 Porta lògica NOT

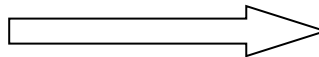
En aquest apartat **construirem la taula de veritat d'un inversor CMOS**. Per això, respecte l'apartat anterior, només cal prémer el botó corresponent a una **ona quadrada**. A la pantalla apareixeran dos punts, que corresponen als valors de la tensió de sortida en funció de la d'entrada. El de més a l'esquerra indica la tensió de sortida quan  $V_{IN} = 0$  i l'altre quan  $V_{IN} = 5$  V.

# Transistors NMOS i CMOS

## Caracterització:

$R_D =$	$V_{DD} =$
---------	------------

$a =$
$b =$
$r =$



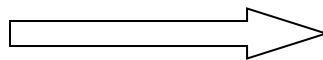
$\beta =$
$V_T^{aj} =$



$V_T^{exp} =$
---------------

$V_{GS}$ (V)	$I_D$	$V_{DS}$	$V_{GS} - V_T^{exp}$	<i>Zona de treball</i>	$r_{DS} = V_{DS}/I_D$
<b>1</b>					
<b>2</b>					
<b>3</b>					
<b>4</b>					
<b>5</b>					

$V_{IN} =$
------------



$V_{TP} =$
------------

## Porta lògica NOT:

$V_{IN}$ (V)	$V_{OUT}$ (V)
<b>0</b>	
<b>5</b>	