

Cognoms i Nom:

Codi

Examen parcial de Física - ELECTRÒNICA
13 de maig del 2019

Model A

Qüestions: 50% de l'examen

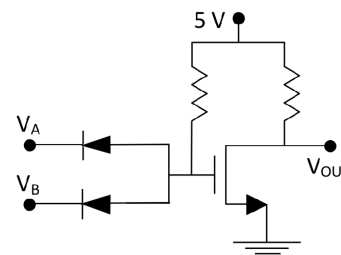
A cada qüestió només hi ha una resposta correcta. Encerceleu-la de manera clara.
Puntuació: correcta = 1 punt, incorrecta = -0.25 punts, en blanc = 0 punts.

T1) Digueu quina de les següents afirmacions és correcta per un transistor NMOS, amb tensió de tall V_T , pel qual les diferències de potencial porta-font i drenador-font són respectivament V_{GS} i V_{DS} , i pel que circula una intensitat de drenador I_D .

- a) A la regió de saturació I_D augmenta quan V_{DS} augmenta.
- b) Està en tall quan $V_{GS} > V_T$.
- c) A la regió òhmica I_D no varia amb V_{DS} .
- d) A la regió de saturació I_D no varia amb V_{DS} .

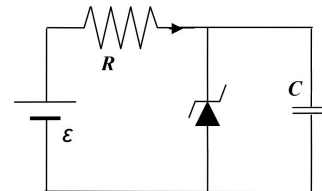
T2) Tenint en compte que el circuit de la figura s'ha dissenyat de forma que el transistor treballa o bé a la zona òhmica o a la de tall, determineu quina porta lògica implementa aquest circuit quan les tensions a les entrades valen 0 o 5 V.

- a) NAND.
- b) NOR.
- c) AND.
- d) OR.



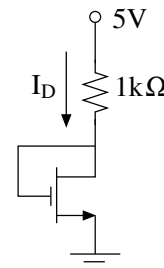
T3) Al circuit de la figura, quina és la càrrega acumulada al condensador, tenint present que $\epsilon = 16 V$, $R = 1 k\Omega$, $C = 3 \mu F$ i els paràmetres del díode són $V_\gamma = 0.7 V$ i $V_Z = 10 V$?

- a) $60 \mu C$
- b) $30 \mu C$
- c) $0 \mu C$
- d) $3 \mu C$



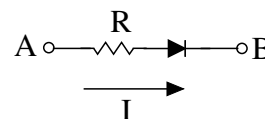
T4) Al circuit de la figura sabem que el transistor treballa en règim de saturació amb $I_D = 1 mA$, i que $V_T = 1 V$. Quin és el valor més aproximat de β ?

- a) $0.22 \frac{mA}{V^2}$
- b) $1.00 \frac{mA}{V^2}$
- c) $0.77 \frac{mA}{V^2}$
- d) $4.66 \frac{mA}{V^2}$



T5) A la branca de la figura sabem que $R = 2 k\Omega$, que $V_\gamma = 0.6$ i que $V_A - V_B = 12 V$. Llavors I val

- a) 5.7 mA.
- b) 11.4 mA.
- c) 12.0 mA.
- d) 0.6 mA.



Examen parcial de Física - ELECTRÒNICA
13 de maig del 2019

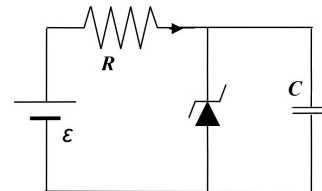
Qüestions: 50% de l'examen

A cada qüestió només hi ha una resposta correcta. Encercleu-la de manera clara.

Puntuació: correcta = 1 punt, incorrecta = -0.25 punts, en blanc = 0 punts.

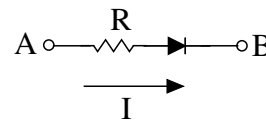
- T1)** Al circuit de la figura, quina és la càrrega acumulada al condensador, tenint present que $\epsilon = 16\text{ V}$, $R = 1\text{ k}\Omega$, $C = 3\text{ }\mu\text{F}$ i els paràmetres del díode són $V_\gamma = 0.7\text{ V}$ i $V_Z = 10\text{ V}$?

a) $30\text{ }\mu\text{C}$ b) $60\text{ }\mu\text{C}$ c) $0\text{ }\mu\text{C}$ d) $3\text{ }\mu\text{C}$



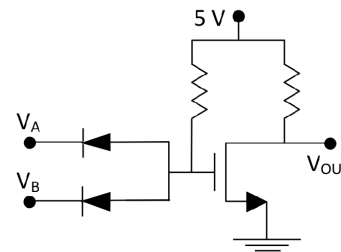
- T2)** A la branca de la figura sabem que $R = 2\text{ k}\Omega$, que $V_\gamma = 0.6$ i que $V_A - V_B = 12\text{ V}$. Llavors I val

a) 12.0 mA . b) 0.6 mA . c) 5.7 mA . d) 11.4 mA .



- T3)** Tenint en compte que el circuit de la figura s'ha dissenyat de forma que el transistor treballa o bé a la zona òhmica o a la de tall, determineu quina porta lògica implementa aquest circuit quan les tensions a les entrades valen 0 o 5 V.

a) AND. b) OR.
c) NAND. d) NOR.

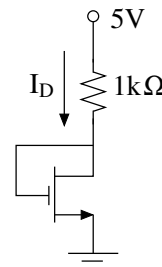


- T4)** Digueu quina de les següents afirmacions és correcta per un transistor NMOS, amb tensió de tall V_T , pel qual les diferències de potencial porta-font i drenador-font són respectivament V_{GS} i V_{DS} , i pel que circula una intensitat de drenador I_D .

a) A la regió de saturació I_D augmenta quan V_{DS} augmenta.
b) A la regió de saturació I_D no varia amb V_{DS} .
c) Està en tall quan $V_{GS} > V_T$.
d) A la regió òhmica I_D no varia amb V_{DS} .

- T5)** Al circuit de la figura sabem que el transistor treballa en règim de saturació amb $I_D = 1\text{ mA}$, i que $V_T = 1\text{ V}$. Quin és el valor més aproximat de β ?

a) $1.00\text{ }\frac{\text{mA}}{\text{V}^2}$ b) $0.22\text{ }\frac{\text{mA}}{\text{V}^2}$ c) $4.66\text{ }\frac{\text{mA}}{\text{V}^2}$ d) $0.77\text{ }\frac{\text{mA}}{\text{V}^2}$

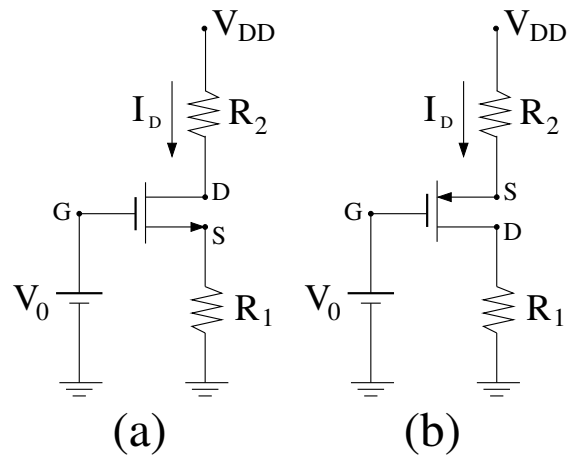


Examen parcial de Física - ELECTRÒNICA
13 de maig del 2019

Problema: 50% de l'examen

En el circuit de la figura (a) s'hi ha connectat un transistor NMOS de característiques $\beta = 4 \text{ mA/V}^2$ i $V_T = 1 \text{ V}$. Sabent que $R_1 = 1 \text{ k}\Omega$, $R_2 = 2 \text{ k}\Omega$ i $V_{DD} = 12 \text{ V}$, esbrineu:

- el valor de V_0 que farà que $V_D = 7.5 \text{ V}$. Determineu els valors de V_S , I_D i el règim de treball del transistor. Comproveu que el règim de treball indicat és correcte.
- Substituïm ara el transistor per un PMOS de característiques $\beta = 160 \mu\text{A/V}^2$ i $V_T = -1 \text{ V}$ tal com es veu a la figura (b), i apliquem una tensió a la porta $V_0 = 2 \text{ V}$. Quin valor màxim podrà tenir R_1 per tal que el transistor estigui en règim de saturació, amb un corrent de $I_D = 2 \text{ mA}$? Considereu que la resta de paràmetres (R_2 i V_{DD}) tenen els mateixos valors que a l'apartat (a).



RESOLEU EN AQUEST MATEIX FULL

Respostes correctes de les qüestions del Test

Qüestió	Model A	Model B
T1)	d	a
T2)	a	c
T3)	b	c
T4)	a	b
T5)	a	b

Resolució del Model A

- T1)** A la regió òhmica, la resistència font-drenador val $r_{DS} = 1/(\beta \cdot (V_{GS} - V_T))$. Per tant, r_{DS} disminueix quan V_{GS} augmenta.
- T2)** Només que la tensió a una de les entrades sigui nul·la, un dels díodes conduirà, i la tensió a la porta del transistor serà prou petita com perquè estigui en tall; en aquests casos la tensió a la sortida serà de 5 V. Si les dues entrades són de 5 V, cap dels díodes conduirà, i la tensió a la porta del transistor serà de 5 V, de manera que aquest estarà a la zona òhmica; en aquest cas la tensió a la sortida serà petita. Per tant, la porta lògica és una NAND.
- T3)** Si el díode no conduís, el corrent total que circularia per la resistència seria nul donat que el corrent per la branca on hi és el condensador també és nul al règim estacionari. Però llavors la diferència de potencial entre l'extrem superior i l'inferior del díode seria igual al valor de la fem $\epsilon = 16$ V, i com que aquest valor és superior a V_Z , el Zener hauria de conduir, la qual cosa entra en contradicció amb la suposició original. Així doncs el díode condueix, i la diferència de potencial als seus extrems és $\Delta V = V_Z = 10$ V. Aquesta tensió és igual a la que cau als extrems del condensador, donat que tots dos elements estan connectats en paral·lel. En conseqüència, al condensador hi haurà acumulada una càrrega $Q = C \Delta V = (3 \cdot 10^{-6})10 = 30 \mu\text{C}$.
- T4)** A partir de la llei d'Ohm podem saber la tensió V_D al drenador del transistor, ja que $5 - V_D = 10^3(1 \cdot 10^{-3})$, resultant en $V_D = 4$ V. Com que la porta i el drenador estan connectats per un fil conductor, resulta $V_G = V_D = 4$ V. I com que el transistor treballa en saturació, sabem que $I_D = \beta(V_{GS} - V_T)^2/2$. Substituint en aquesta darrera equació, resulta $10^{-3} = \beta(4 - 0 - 1)^2/2$, d'on obtenim $\beta = (2/9)10^{-3} = 0.22 \text{ mA/V}^2$.
- T5)** Com que $I \neq 0$ el díode condueix, de forma que a la seva banda p hi ha 0.6 V menys que a la banda n . Degut a això, i com que $V_A - V_B = 12$ V, la diferència de potencial a la resistència és $\Delta V = 12 - 0.6 = 11.4$ V. Aplicant la llei d'Ohm trobem llavors $I = \Delta V/R = 11.4/(2 \cdot 10^3) = 5.7 \text{ mA}$.

Resolució del Problema

- a) La condició $V_D = 7.5 \text{ V}$ requereix que la intensitat I_D valgui $I_D = \frac{V_{DD}-V_D}{R_2} = \frac{12-7.5}{2 \text{ k}\Omega} \text{ V} = 2.25 \text{ mA}$. El transistor pot estar doncs en règim òhmic o en saturació, però no en tall. També sabem que $V_S = R_1 I_D = 2.25 \text{ V}$, i per tant $V_{DS} = 7.5 - 2.25 = 5.25 \text{ V}$. D'altra banda, $V_{GS} - V_T = V_0 - V_S - V_T = V_0 - 2.25 \text{ V} - 1 \text{ V} = V_0 - 3.25 \text{ V}$.

Estarem doncs en saturació ($V_{GS} - V_T \leq V_{DS}$) si $V_0 - 3.25 \text{ V} \leq 5.25 \text{ V} \Rightarrow V_0 \leq 8.5 \text{ V}$ i en canvi estarem en règim òhmic si $V_0 - 3.25 \text{ V} \geq 5.25 \text{ V} \Rightarrow V_0 \geq 8.5 \text{ V}$.

Fem primer la hipòtesi que el transistor està en zona òhmica. En aquest cas $I_D = \beta \left(V_{DS} (V_{GS} - V_T) - \frac{V_{DS}^2}{2} \right)$ porta a $2.25 \cdot 10^{-3} = 4 \cdot 10^{-3} \left(7.5(V_0 - 3.25) - \frac{7.5^2}{2} \right) \Rightarrow V_0 = 7.075 \text{ V}$, en contradicció amb la condició $V_0 \geq 8.5 \text{ V}$, i deduem que la zona de treball és la de saturació.

Així doncs tenim que $2.25 \cdot 10^{-3} = \frac{\beta}{2} (V_{GS} - V_T)^2 = 2 \cdot 10^{-3} \text{ V}^{-2} (V_0 - 2.25 - 1)^2$ és a dir $1.125 = (V_0 - 3.25)^2 \Rightarrow V_0 = 3.25 \pm \sqrt{1.125}$. Trobem doncs dues solucions, $V_0^+ = 4.31 \text{ V}$ i $V_0^- = 2.19 \text{ V}$. Totes dues satisfan la condició de règim de saturació, que hem vist que se satisfà per a $V_0 \leq 8.5 \text{ V}$. Però la solució $V_0 = 2.19 \text{ V}$ no és acceptable, ja que situaria el transistor en tall: $V_{GS} = 2.19 - 2.25 = -0.06 \text{ V} < V_T = 1 \text{ V}$, en contradicció amb $I_D = 2.25 \text{ mA}$. La solució $V_0 = 4.31 \text{ V}$ satisfà tant la condició de conducció ($V_{GS} = 4.31 - 2.25 = 2.06 \text{ V} > V_T = 1 \text{ V}$), com també la de saturació, com podem comprovar un cop més, veient que $V_{GS} - V_T < V_{DS}$ es verifica: $V_{GS} - V_T = 1.06 \text{ V}$, i $V_{DS} = 7.5 - 2.25 = 5.25 \text{ V}$.

Així doncs, per a tenir $V_D = 7.5 \text{ V}$ cal connectar a la porta G un potencial $V_0 = 4.31 \text{ V}$, el valor de la intensitat resulta ser $I_D = 2.25 \text{ mA}$ i el potencial de la font val $V_S = 2.25 \text{ V}$, amb el transistor treballant en saturació.

- b) La condició de saturació d'un PMOS és $V_{GS} - V_T \geq V_{DS}$. En aquest nou cas tenim $V_G = 2 \text{ V}$, per la qual cosa $V_{GS} - V_T = 2 - V_S - (-1) = 3 - V_S$. Així, la condició de saturació ens porta a

$$V_{GS} - V_T \geq V_{DS} \rightarrow 3 - V_S \geq V_D - V_S$$

d'on resulta $3 \geq V_D$. Com que $V_D = R_1 I_D = 2 \cdot 10^{-3} R_1$, obtenim la condició

$$3 \geq 2 \cdot 10^{-3} R_1,$$

i per tant $R_1 \leq 1500 \Omega$.